



DEUTSCHES
PATENT- UND
MARKENAMT

21 Aktenzeichen: 101 28 942.1
22 Anmeldetag: 18. 6. 2001
43 Offenlegungstag: 2. 1. 2003

71 Anmelder:
Mettler-Toledo GmbH, Greifensee, CH

74 Vertreter:
LEINWEBER & ZIMMERMANN, 80331 München

72 Erfinder:
Reichmuth, Arthur, Wetzikon, CH

56 Für die Beurteilung der Patentfähigkeit in Betracht zu ziehende Druckschriften:

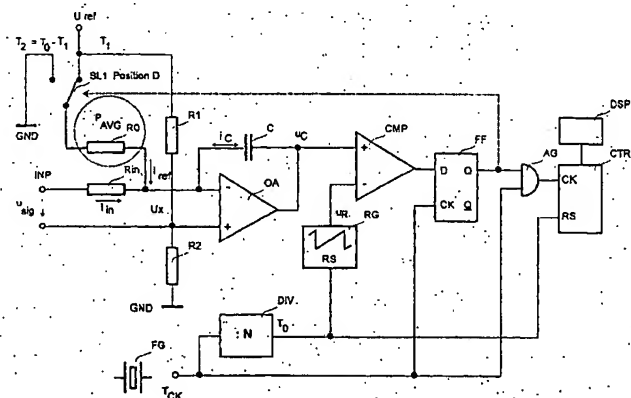
DE 40 34 680 C2
DE 36 42 495 C2
DE 44 05 380 A1
GB 21 76 355 A

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Der Inhalt dieser Schrift weicht von den am Anmeldetag eingereichten Unterlagen ab
Prüfungsantrag gem. § 44 PatG ist gestellt

54 Integrierender A/D-Wandler

57 Der integrierende A/D-Wandler weist einen Operationsverstärker (OA) auf, dessen Ausgang und dessen invertierender Eingang über einen Kondensator (C) miteinander verbunden sind, welchem über einen Signaleingang (INP) und einen an eine Referenzspannung (U_{ref}) angeschlossenen Referenzwiderstand (R0) während Periodenanteilen (T_1 , T_2) einer Arbeitsperiode (T_0) Ladungen zuführbar und wieder entnehmbar sind, die durch Änderung der Periodenanteile (T_1 , T_2) balancierbar sind, so dass die Anzahl Takte eines Taktsignals (T_{CK}), die während eines der Periodenanteile verstreicht, ein digital darstellbares Maß für die Größe des an den Signaleingang (INP) angelegten Eingangssignals (u_{sig}) ist. Der nicht-invertierende Eingang des Operationsverstärkers (OA) ist über einen ersten Widerstand (R1) mit der Referenzspannung (U_{ref}) und über einen zweiten Widerstand (R2) mit Erdpotential (GND) verbunden. Der Referenzwiderstand (R0) ist mittels eines Schalters (SL1) während des ersten Periodenanteils (T_1) mit der Referenzspannung (U_{ref}) und während des zweiten Periodenanteils (T_2) mit Erdpotential (GND) verbindbar. Sofern die beiden Widerstände (R1, R2) den gleichen Widerstandswert aufweisen, ist die Verlustleistung im Referenzwiderstand (R0) unabhängig von der Größe und der Polarität der angelegten Eingangssignale (u_{sig}) stets konstant, wodurch Fehler bei der Signalverarbeitung vermieden werden können.



[0001] Die Erfindung betrifft einen integrierenden, insbesondere nach dem sogenannten "Charge Balancing" Verfahren arbeitenden A/D-Wandler nach dem Oberbegriff des Patentanspruchs 1.

[0002] Zur Wandlung von in Messvorrichtungen auftretenden analogen Signalen in dazu korrespondierende digitale Signale werden vorzugsweise integrierende A/D-Wandler eingesetzt, die kostengünstig hergestellt werden können und die eine hohe Auflösung aufweisen.

[0003] Ein integrierender A/D-Wandler ist beispielsweise in einer Kraftmessvorrichtung einsetzbar, wie sie in [1], der EP-A-0 990 880 beschrieben ist. Darin wird ein in einer Sollposition ruhender, mit einer Kompensationsspule versehener Hebel durch Einwirkung einer zu messenden Kraft ausgelenkt, die durch Erzeugung eines auf fest montierte Permanentmagnete einwirkenden Magnetfeldes kompensiert wird, so dass der Hebel wieder in die Sollposition zurückgeführt wird. Das auf die Permanentmagnete einwirkende Magnetfeld wird mittels der Kompensationsspule aufgebaut, in die ein zur Kompensation der zu messenden Kraft erforderlicher Strom eingeleitet wird. Der Wert des Kompensationsstroms, der vorzugsweise mittels eines integrierenden A/D-Wandlers digital darstellbar ist, stellt somit ein Mass für die zu messende Kraft dar.

[0004] Bekannte integrierende A/D-Wandler, die beispielsweise in [2], Richard C. Dorf, Electrical Engineering Handbook, zweite Ausgabe, CRC Press, Boca Raton 1997 auf Seite 846 oder in [3], der US-A-4,164,733 beschrieben sind, arbeiten beispielsweise nach dem sogenannten "Dual Slope" Verfahren oder nach dem "Charge Balancing" Verfahren, das nachstehend anhand von Fig. 1 näher erläutert wird.

[0005] Bei integrierenden A/D-Wandlern wird ein analoges Eingangssignal integriert, wodurch ein vorgesehener integrierender Kondensator eine entsprechende Ladungsänderung erfährt. Zur Kompensation dieser vom Eingangssignal abhängigen Ladungsänderung wird dem Integrator periodisch ein Referenzsignal zugeführt, mittels welchem die Ladungsänderung kompensiert wird. Die Dauer, während der die Kompensation der Ladungsänderung erfolgt, kann daher als Mass für die Grösse des Eingangssignals verwendet werden.

[0006] Ein derartiger ladungsbalancierender A/D-Wandler ist in Fig. 1 dargestellt. Dieser A/D-Wandler weist einen Integrator INT mit einem Operationsverstärker OA auf, dessen Ausgang über einen Kondensator C mit dessen invertierenden dem Eingang verbunden ist, dem über einen Eingangswiderstand R_{in} eine an einen Signaleingang INP angelegte negative Eingangsspannung u_{sig} und über einen Referenzwiderstand R0 eine Referenzspannung U_{ref} zuführbar ist. Während der Eingangswiderstand R_{in} permanent mit der Eingangsspannung beaufschlagt ist, ist der Referenzwiderstand R0 entweder über einen ersten Schalter SW1 mit der Referenzspannung U_{ref} oder über einen zweiten Schalter SW2 mit Erdpotential GND verbunden.

[0007] Der Ausgang des Operationsverstärkers OA, an dem die Spannung u_C anliegt, ist mit dem nicht-invertierenden Eingang eines Komparators CMP verbunden, dessen invertierender Eingang am Ausgang eines Rampengenerators RG anliegt, dessen Ausgangssignal innerhalb von Arbeitsperioden T0, die mittels einer Teilungsstufe DIV aus Taktimpulsen T_{CK} eines Taktgenerators FG abgeleitet sind, periodisch zurückgesetzt wird.

[0008] Der Ausgang des Komparators CMP ist mit dem Signaleingang D einer Kippstufe FF, beispielsweise eines D-Flip-Flops verbunden, deren Takteingang CK mit Taktimpulsen T_{CK} beaufschlagt ist und deren nicht-invertierender Ausgang Q den ersten Schalter SW1 und deren invertierender Ausgang \bar{Q} den zweiten Schalter SW2 steuert.

[0009] Der nicht-invertierende Ausgang Q der Kippstufe FF ist ferner mit dem ersten Eingang eines UND-Tors AG verbunden, dessen zweiter Eingang mit Taktimpulsen T_{CK} beaufschlagt ist und dessen Ausgang mit dem Takteingang CK eines Zählers CTR verbunden ist, dem daher jeweils Taktimpulse T_{CK} zugeführt werden, wenn die Kippstufe FF gesetzt ist. Der Zähler CTR, dessen Reset-Eingang RS mit dem Ausgang der Teilungsstufe DIV verbunden ist, und der daher nach jeder Arbeitsperiode T0 zurückgesetzt wird, ist mit einer Anzeigeeinheit DSP verbunden, die den während jeder Arbeitsperiode T0 erreichten Zählerstand jeweils anzeigt.

[0010] Mögliche in der Schaltungsanordnung von Fig. 1 auftretende Signalverläufe sind in Fig. 2 und Fig. 3 gezeigt. Die Angaben auf der Ordinate sind zur Vereinfachung der Beschreibung normiert.

[0011] In Fig. 2 wird der Ausgleich der den Kondensator C ladenden Ströme ausgehend von einem zum Zeitpunkt $t = 1$ geladenen Kondensator C und in Fig. 3 wird der Ausgleich der den Kondensator C ladenden Ströme ausgehend von einem zum Zeitpunkt $t = 1$ entladenen Kondensator C gezeigt, wobei zum Zeitpunkt $t = 1$ in beiden Fig. 2 und 3 die Eingangsspannung u_{sig} auf den Wert $-0,7$ gesetzt ist.

[0012] Fig. 2a und Fig. 3a zeigen den Verlauf der Eingangsspannung u_{sig} , zu der ein Strom im Eingangswiderstand R_{in} korrespondiert, welcher letzterer mit dem invertierenden Eingang des Operationsverstärkers OA verbunden ist.

[0013] In Fig. 2 liegt die Eingangsspannung u_{sig} vor dem Zeitpunkt $t = 1$ bei $-1,0$. Der Kondensator C ist geladen und die Spannung u_C am Ausgang des Operationsverstärkers OA liegt daher über der vom Rampengenerator RG abgegebenen Spannung u_R , weshalb am Signaleingang der Kippstufe FF der Wert logisch Eins anliegt, der mit einem Taktimpuls T_{CK} zum Ausgang Q und invertiert zum Ausgang \bar{Q} durchgeschaltet wird. Der erste Schalter SW1 ist daher geschlossen, während der zweite Schalter SW2 geöffnet bleibt.

[0014] Am mit dem invertierenden Eingang des Operationsverstärkers OA verbundenen Anschluss des Kondensators C resultiert die Summe der durch den Eingangswiderstand R_{in} und den Referenzwiderstand R0 fliessenden Ströme. Aufgrund der Polarität der Eingangsspannung u_{sig} wird der vom Eingangswiderstand R_{in} geführte Strom vom Strom subtrahiert, der im Referenzwiderstand R0 geführt wird. Mittels dieses in Fig. 2b und Fig. 3b gezeigten Summenstroms i_C wird der Kondensator C in Anteilen T1 der Arbeitsperiode T0, in denen die Kippstufe FF gesetzt ist, entladen.

[0015] Die Periodenanteile T1, in denen die Kippstufe FF gesetzt ist ($Q = 1$), sind in den Fig. 2d und 3d gezeigt. Die dazu korrespondierenden Signalverläufe der Spannung u_C am Kondensator C sind in den Fig. 2c und 3c dargestellt. Dabei sind die Effekte der Diskretisierung durch den Takt T_{CK} der Einfachheit halber weg gelassen.

[0016] Sobald die vom Rampengenerator RG abgegebene Spannung u_R die Spannung u_C am Ausgang des Operationsverstärkers OA überschreitet, resultiert am Signaleingang der Kippstufe FF der Wert logisch Null, wonach die zurückgesetzte Kippstufe FF den Schalter SW1 öffnet und den Schalter SW2 schliesst, so dass während einem zweiten Perioden-

anteil T2 der Summenstrom i_C anschliessend dem Strom durch den Eingangswiderstand R_{in} entspricht, durch den der Kondensator C wieder geladen wird.

[0017] Aus Fig. 3c ist ersichtlich, dass der Kondensator C bei diesem Beispiel zum Zeitpunkt $t = 1$ vollständig entladen ist. In der ersten Arbeitsperiode, zwischen den Zeitpunkten $t = 1$ und $t = 2$ liegt die Rampenspannung daher durchgehend über der Ausgangsspannung u_C des zweiten Operationsverstärkers OA2, so dass die Kippstufe FF während der gesamten Arbeitsperiode T0 zurückgesetzt bleibt und daher keine Kompensation mittels der Referenzspannung U_{ref} erfolgt. 5

[0018] Da in Fig. 2 und Fig. 3 zum Zeitpunkt t1 dieselbe Eingangsspannung u_{sig} angelegt wird, resultiert nach mehreren Arbeitsperioden T0 eine gleiche Aufteilung der Arbeitsperiode T0 in einen ersten Periodenanteil T1 und einen zweiten Periodenanteil T2, in denen die jeweils zu- und weggeführten Ladungen ausbalanciert sind. Die Länge des Periodenanteils T1 und somit die Anzahl der innerhalb des Periodenanteils T1 verstreichenden Takte T_{CK} ist daher proportional zur Grösse des Eingangssignals u_{sig} . Die Grösse des Eingangssignals u_{sig} kann anhand der Anzahl der registrierten Takte T_{CK} daher digital dargestellt werden. 10

[0019] In der Schaltungsanordnung von Fig. 1 werden zu Beginn des Periodenanteils T1 mit dem Setzen der Kippstufe FF die Takte T_{CK} über das UND-Tor AG zum Zähler CTR durchgeschaltet, bis die Kippstufe FF nach Abschluss des Periodenanteils T1 wieder zurück gesetzt wird. Der Zähler CTR zählt daher die Takte T_{CK} innerhalb des Periodenanteils T1, leitet das Ergebnis beispielsweise nach Abschluss der betreffenden Arbeitsperiode T0 an eine Anzeigeeinheit DSP weiter und wird gleichzeitig wieder zurückgesetzt, um die Takte T_{CK} innerhalb des nächsten Periodenanteils T1 zählen zu können. Das Eingangssignal wird ständig dem Integrator zugeführt. Nur die Referenzspannung wird geschaltet. Für eine im zeitlichen Mittel konstante Spannung u_C am Ausgang des Integrators entspricht daher der negative Mittelwert der geschalteten Referenzspannung exakt dem Eingangssignal. Da jedoch die Kippstufe nur zu diskreten Zeitpunkten des Takts T_{CK} umschalten kann, ist der Periodenanteil T1 auch bei konstantem Eingangssignal u_{sig} im allgemeinen nur bis auf eine Zähleinheit konstant und der exakte Wert ergibt sich aus dem Mittel der gezählten Takte über eine 1 grössere Zahl von Arbeitsperioden T0. Mit einer geeigneten Auswerteschaltung, auf die hier einzugehen sich erübrigt, lässt sich der Wert entsprechend genau ermitteln und zur Anzeige bringen. 15

[0020] Mit der Schaltungsanordnung von Fig. 1 können Werte des Eingangssignals u_{sig} mit umgekehrter, d. h. positiver Polarität hingegen nicht gemessen werden, da ein entsprechender im Eingangswiderstand R_{in} fliessender Strom aufgrund der Polarität der Referenzspannung U_{ref} nicht kompensiert werden kann. Der Arbeitsbereich der Schaltungsanordnung ist daher auf Eingangssignale u_{sig} negativer Polarität begrenzt. 20

[0021] Zur Kompensation von Ladungsverschiebungen bipolarer Eingangssignale u_{sig} könnte zusätzlich eine zweite Referenzspannung umgekehrter Polarität verwendet werden, wodurch jedoch, nebst zusätzlichem Schaltungsaufwand, weitere Fehlermöglichkeiten resultieren würden. 25

[0022] Mit jeder Änderung des Eingangssignals u_{sig} ändert in der beschriebenen Schaltungsanordnung ferner auch der Kompensationsstrom, der dem Kondensator C durch den Referenzwiderstand R_0 zugeführt wird. Dies hat zur Folge, dass die in diesem Widerstand freigesetzte Verlustwärme ändert. Dies kann eine Änderung des Wertes des Referenzwiderstandes R_0 aufgrund resultierender Temperaturänderungen zur Folge haben, wodurch Messfehler entstehen. Bei konstanter Referenzspannung U_{ref} und z. B. leicht erhöhtem Wert des Referenzwiderstandes R_0 müsste der Periodenanteil T1, während dessen der Ladungsausgleich erfolgt, leicht ansteigen, womit der ermittelte digitale Wert des Eingangssignals u_{sig} über dem tatsächlichen Wert liegen würde, und umgekehrt. 30

[0023] Ferner ist aus der DE 36 42 495 C2 ein A/D-Wandler für elektromechanische Wagen bekannt, bei dem der invertierende Eingang eines Operationsverstärkers über einen Widerstand an einen Anschlusspunkt einer vier Dehnungsmessstreifen aufweisenden Messbrücke angeschlossen ist und zusätzlich auch noch über einen zusätzlichen Widerstand und einen Schalter mit einem negativen Pol einer Referenzspannung verbunden werden kann. 35

[0024] Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, einen integrierenden, insbesondere nach dem "Charge Balancing" Verfahren arbeitenden A/D-Wandler zu schaffen, der zur Verarbeitung bipolarer Eingangssignale geeignet ist und gleichzeitig eine erhöhte Stabilität aufweist. 40

[0025] Diese Aufgabe wird mit einer Vorrichtung gelöst, welche die in Anspruch 1 angegebenen Merkmale aufweist. Vorteilhafte Ausgestaltungen der Erfindung sind in weiteren Ansprüchen angegeben. 45

[0026] Der integrierende A/D-Wandler weist einen Operationsverstärker auf, dessen Ausgang und dessen invertierenden Eingang über einen Kondensator miteinander verbunden sind, welchem über einen Signaleingang und einen an eine Referenzspannung angeschlossenen Referenzwiderstand während einer Arbeitsperiode Ladungen zuführbar und wieder entnehmbar sind, die durch Änderung der Periodenanteile balancierbar sind. Die Messung der Anzahl Takte eines Taktsignals innerhalb eines der Periodenanteile ergibt daher für jede Arbeitsperiode ein digital darstellbares Mass für die Grösse des an den Eingangswiderstand angelegten Eingangssignals. 50

[0027] Erfindungsgemäss ist der nicht-invertierende Eingang des Operationsverstärkers über einen ersten Widerstand an die Referenzspannung angeschlossen und über einen zweiten Widerstand mit Erdpotential verbunden. Der Referenzwiderstand wird mittels eines Schalters während des ersten Periodenanteils mit der Referenzspannung und während des zweiten Periodenanteils mit Erdpotential verbunden. 55

[0028] Der integrierende A/D-Wandler erlaubt somit die Verarbeitung von, bezogen auf das Potential an den Eingängen des Operationsverstärkers, bipolaren Eingangssignalen. Da der nichtinvertierende Eingang des Operationsverstärkers durch den ersten Widerstand und den zweiten Widerstand auf ein erhöhtes Spannungspotential gesetzt ist, ist zudem gewährleistet, dass der Referenzwiderstand während jedes Periodenanteils von Strom durchflossen wird, so dass eine Stabilisierung der Verlustleistung und somit auch des Widerstandswertes des Referenzwiderstandes erzielt wird. 60

[0029] Vorzugsweise sind der erste Widerstand und der zweite Widerstand von gleicher Grösse, so dass der absolute Betrag der Spannung über dem Referenzwiderstand während des ersten und des zweiten Periodenanteils immer gleich gross ist. Die Verlustleistungen des Referenzwiderstandes während der beiden Periodenanteile sind daher ebenfalls gleich gross, so dass die mittlere Verlustleistung des Referenzwiderstandes unabhängig von der Grösse des Eingangssignals und den daraus resultierenden Grössenverhältnissen der beiden Periodenanteile immer konstant ist. Störende, durch Verlustleistungsschwankungen verursachte Messfehler werden somit vermieden. 65

[0030] Die beschriebenen Massnahmen tragen zu einer deutlichen Verbesserung des Betriebsverhaltens des A/D-Wandlers bei, da die Stabilität des Referenzwiderstandes für die Genauigkeit der ermittelten digitalen Werte von besonderer Bedeutung ist.

[0031] Der Aufwand zur Stabilisierung der Temperatur des Referenzwiderstandes kann daher reduziert werden.

5 [0032] In einer vorzugsweisen Ausgestaltung der Erfindung wird eine Stromquelle, deren Ströme zu messen sind, mit dem invertierenden Eingang des Operationsverstärkers verbunden.

[0033] In einer weiteren vorzugsweisen Ausgestaltung der Erfindung ist der Referenzwiderstand in zwei Referenzteilerwiderstände aufgeteilt, die einerseits mit dem invertierenden Eingang des Operationsverstärkers verbunden sind und von denen mittels eines Schalters der erste Referenzteilerwiderstand während des ersten Periodenanteils mit der Referenzspannung und während des zweiten Periodenanteils mit Erdpotential und von denen der zweite Referenzteilerwiderstand während des ersten Periodenanteils mit Erdpotential und während des zweiten Periodenanteils mit der Referenzspannung verbunden ist. Die Referenzteilerwiderstände sind thermisch gekoppelt und weisen zumindest annähernd den gleichen Widerstandswert auf.

[0034] Bei dieser Ausgestaltung der Erfindung können der erste und der zweite Widerstand, die einen Spannungsteiler bilden, an den der nicht-invertierende Eingang des Operationsverstärkers angeschlossen ist, entsprechend einem beliebig wählbaren Bereich festgelegt werden, innerhalb dessen Eingangssignale unterschiedlicher Polarität verarbeitet werden können. Die Summe der Verlustleistungen in den beiden Referenzteilerwiderständen bleibt unabhängig von den Eingangssignalen konstant, so dass die Referenzteilerwiderstände, zwischen denen ein Wärmeaustausch stattfindet, stets dieselbe Temperatur aufweisen. Fehler, die von den Referenzwiderständen verursacht werden könnten, werden bei dieser Ausgestaltung der Erfindung daher auch dann vermieden, wenn der Bereich bipolarer Eingangssignale beliebig gewählt wird.

20 [0035] In einer weiteren vorzugsweisen Ausgestaltung werden zwei Referenzwiderstände verwendet, die einerseits mit dem invertierenden Eingang des Operationsverstärkers verbunden sind und von denen mittels eines Schalters der erste Referenzwiderstand während eines ersten Periodenanteils mit der Referenzspannung und der zweite Referenzwiderstand während eines zweiten Periodenanteils mit Erdpotential verbindbar ist. Bei dieser Ausgestaltung der Erfindung werden auf einfache Weise möglicherweise auftretende und schädliche Kurzschlussströme während des Umschaltens vermieden.

[0036] Der erfindungsgemässe A/D-Wandler, der eine präzise Wandlung der Eingangssignale gewährleistet und kostengünstig herstellbar ist, kann in verschiedenen Messvorrichtungen vorteilhaft eingesetzt werden. Besonders vorteilhaft ist der Einsatz des A/D-Wandlers in einer Kraftmessvorrichtung, in der mittels einer Stromquelle ein zu messender Strom erzeugt wird.

[0037] Nachfolgend wird die Erfindung anhand von Zeichnungen näher erläutert. Dabei zeigt:

[0038] Fig. 1 einen integrierenden A/D-Wandler, der zur Verarbeitung unipolarer Eingangssignale geeignet ist,

[0039] Fig. 2 den Verlauf verschiedener Signale im A/D-Wandler von Fig. 1 nach Änderung des Eingangssignals ausgehend von einem negativen Maximalwert,

35 [0040] Fig. 3 den Verlauf verschiedener Signale im A/D-Wandler von Fig. 1 nach Änderung des Eingangssignals ausgehend von einem Minimalwert,

[0041] Fig. 4 einen integrierenden A/D-Wandler, der zur Verarbeitung bipolarer Eingangssignale geeignet ist,

[0042] Fig. 5 einen integrierenden A/D-Wandler mit beliebig wählbarem Arbeitsbereich für die Verarbeitung bipolarer Eingangssignale,

40 [0043] Fig. 6 einen integrierenden A/D-Wandler für die Verarbeitung bipolarer Eingangssignale, bei dem möglicherweise auftretende Kurzschlussströme während des Betriebs vermieden werden und

[0044] Fig. 7 einen integrierenden A/D-Wandler, dessen Eingang mit einer Stromquelle verbunden ist.

[0045] Der in Fig. 1 gezeigte integrierende A/D-Wandler wurde einleitend anhand der in Fig. 2 und Fig. 3 gezeigten Signalverläufe bereits beschrieben.

45 [0046] Dieser A/D-Wandler weist einen aus einem Operationsverstärker OA und einem Kondensator C gebildeten Integrator INT auf, der mit einem nachfolgenden Komparator CMP verbunden ist, durch den die Ausgangsspannung u_C des Integrators INT mit der Ausgangsspannung u_R eines Rampengenerators RG verglichen wird, welche letztere periodisch, innerhalb einer Periodendauer T_0 , einen Spannungsbereich durchläuft. Sobald die ansteigende Ausgangsspannung u_R des Rampengenerators RG die Ausgangsspannung u_C des Integrators INT kreuzt und übersteigt, setzt der Komparator CMP die nachgeschaltete Kippstufe FF zurück, die erst wieder gesetzt wird, wenn die Ausgangsspannung u_R des Rampengenerators RG zu Beginn einer neuen Arbeitsperiode T_0 wieder auf den Anfangswert zurückfällt. Voraussetzung hierzu ist ein steilerer Rampenanstieg von u_R im Vergleich zum steilstmöglichen Anstieg von u_C .

50 [0047] Mit dem Umschalten der Kippstufe FF wird die Arbeitsperiode T_0 des A/D-Wandlers in zwei Anteile zerlegt. Im ersten Periodenanteil T_1 ist die Kippstufe FF gesetzt und im zweiten Periodenanteil T_2 ist die Kippstufe FF zurückgesetzt. Innerhalb des ersten Periodenanteils T_1 wird die vom Eingangssignal u_{sig} während des zweiten Periodenanteils T_2 verursachte Änderung der Ladung des Kondensators C mittels eines dem Integrator INT über einen Referenzwiderstand R_0 zugeführten Stromes kompensiert. Wie in Fig. 2 und Fig. 3 gezeigt, dauert es jeweils mehrere Arbeitsperioden T_0 bis die dem Kondensator C innerhalb der beiden Periodenanteile T_1 , T_2 zugeführten und entnommenen Ladungen balanciert sind.

60 [0048] Die Länge des ersten Periodenanteils T_1 bzw. die innerhalb des ersten Periodenanteils T_1 verstreichende Anzahl Takte T_{CK} , während der die durch das Eingangssignal u_{sig} verursachte Ladungsänderung kompensiert wird, ist ein Mass für die Grösse des Eingangssignals u_{sig} . Wie einleitend beschrieben, wird ein Ausgangssignal der Kippstufe FF daher einem Zähler CTR zugeführt, welcher für jede Arbeitsperiode T_0 die innerhalb des ersten Periodenanteils T_1 auftretenden Takte T_{CK} zählt, die von einem Taktgenerator FG erzeugt werden. Die Anzahl der innerhalb des ersten Periodenanteils T_1 gezählten Takte T_{CK} oder eine dazu korrespondierende Zahl kann anschliessend auf einer Anzeigeeinheit angezeigt werden.

65 [0049] Selbstverständlich ist es ohne weiteres möglich, die Zählung der Takte auf andere Weise vorzunehmen und das Verhältnis der Periodenanteile zur Arbeitsperiode zu ermitteln und, allenfalls nach entsprechender Umrechnung, darzu-

stellen. Die Erfindung ist also nicht auf die Bestimmung der Anzahl der Takte des ersten Periodenanteils T1 als repräsentative Angabe für das Eingangssignal beschränkt.

[0050] In den Fig. 4, 5, 6 und 7 sind erfindungsgemässe integrierende A/D-Wandler gezeigt, die zur Verarbeitung bipolarer Eingangssignale, von Signalspannungen oder Signalströmen, geeignet sind. Die erfindungsgemässen Massnahmen betreffen den frontseitigen Aufbau der integrierenden A/D-Wandler. Die dem Integrator INT bzw. dem darin vorgesehenen Operationsverstärker OA nachgeschalteten Einheiten entsprechen im Aufbau und der Funktionalität denjenigen des A/D-Wandlers von Fig. 1. Diese Schaltungseinheiten werden nachstehend daher nicht mehr im Detail besprochen.

[0051] Die erfindungsgemässen Massnahmen sind daher nicht nur in den in Fig. 4, 5 und 6 beispielsweise dargestellten, sondern, gegebenenfalls mit fachmännischen Anpassungen, bei anderen integrierenden A/D-Wandlern einsetzbar, in denen innerhalb von zwei Zeitbereichen, beispielsweise innerhalb von zwei Anteilen T1, T2 eines vorzugsweise periodischen Zeitintervalls T0, ein Eingangssignal mit einem Referenzsignal verglichen wird.

[0052] Der in Fig. 4 gezeigte, erfindungsgemässe, integrierende A/D-Wandler ist zur Verarbeitung bipolarer Eingangssignale geeignet.

[0053] Dazu ist der nicht-invertierende Eingang des Operationsverstärkers OA, dessen invertierender Eingang mit dem Eingangs- und dem Referenzwiderstand R_{in}, R0 verbunden ist, über einen ersten Widerstand R1 an die Referenzspannung U_{ref} und über einen zweiten Widerstand R2 an Erdpotential GND angeschlossen. Der nicht-invertierende Eingang des als Integrator beschalteten Operationsverstärkers OA ist somit an eine Spannung

$$U_x = U_{ref} \cdot a = U_{ref} \cdot R2/(R1 + R2)$$

angeschlossen, die zwischen Erdpotential GND und der Referenzspannung U_{ref} liegt. Durch Zuführung positiver oder negativer Eingangssignale u_{sig} bezüglich dieses Potentials U_x sowie durch Verbinden des Referenzwiderstandes R0 mittels des Schalters SL1 mit der Referenzspannung U_{ref} oder mit Erdpotential GND kann der Kondensator C daher mit positiver oder negativer Polarität geladen und auch wieder entladen werden.

[0054] Ladungsänderungen, die durch ein Eingangssignal u_{sig} beliebiger Polarität verursacht werden, können daher, nach entsprechendem Betätigen des Schalters SL1, durch Zufuhr von Strömen i_{ref} über den Referenzwiderstand R0 kompensiert werden. Da der Schalter SL1 den Referenzwiderstand R0 stets mit der Referenzspannung U_{ref} oder mit Erdpotential GND verbindet, erfolgt durchgehend eine Überlagerung der Ströme i_{in} und i_{ref} im Eingangs- und im Referenzwiderstand R_{in}, R0. Die resultierende Strom i_c im Kondensator C wird daher durch die Summe der Ströme i_{in} und i_{ref} gebildet. Während des ersten Periodenanteils T1 erfolgt daher die Ladungsänderung T1 · (i_{in} + i_{ref1}), während des zweiten Periodenanteils T2 erfolgte Ladungsänderung T2 · (i_{in} + i_{ref2}) kompensiert wird. Die Beträge der Ströme i_{ref1} und i_{ref2} sind dabei gleich gross, sofern die Widerstände R1 und R2 gleich sind. Die Länge des Periodenanteils T1 bzw. die Anzahl Takte T_{CK} innerhalb des Periodenanteils T1 ist daher wiederum ein Mass für die Grösse des Eingangssignals u_{sig}.

[0055] Gleichzeitig mit der Erweiterung des Bereichs, in dem nun bipolare bzw. positive und negative Eingangssignale u_{sig} verarbeitet werden können, erfolgt erfindungsgemäss eine Stabilisierung der vom Referenzwiderstand R0 abgegebenen Verlustleistung, die vom Grössenverhältnis des ersten und zweiten Widerstandes R1, R2 abhängig ist.

[0056] Idealerweise soll die mittlere Verlustleistung im Referenzwiderstand R0 unabhängig von der Grösse und Polarität des Eingangssignals u_{sig} konstant sein.

[0057] Die im Referenzwiderstand R0 abgegebenen Verlustleistungen P_{T1}, P_{T2} sowie die entsprechenden Energien E_{T1}, E_{T2} während des ersten und zweiten Periodenanteils T1, T2 betragen:

$$P_{T1} = (U_{ref} - U_x)^2/R0, E_{T1} = P_{T1} \cdot T1$$

$$P_{T2} = (0 - U_x)^2/R0, E_{T2} = P_{T2} \cdot T2 = P_{T2} \cdot (T0 - T1)$$

[0058] Die durchschnittlich vom Referenzwiderstand R0 abgegebene Verlustleistung P_{AVG} beträgt daher:

$$P_{AVG} = (E_{T1} + E_{T2})/(T1 + T2) = (E_{T1} + E_{T2})/(T0)$$

$$P_{AVG} = [T1 \cdot (U_{ref} - U_x)^2/R0] + [(T0 - T1) \cdot U_x^2/R0]/[T0]$$

$$P_{AVG} = [T1 \cdot (U_{ref} - U_x)^2] + [(T0 - T1) \cdot U_x^2]/[T0 \cdot R0]$$

$$P_{AVG} = [T1 \cdot (U_{ref}^2 - 2 U_{ref} U_x + U_x^2)] + [(T0 - T1) \cdot U_x^2]/[T0 \cdot R0]$$

$$P_{AVG} = [T1 U_{ref}^2 - 2 T1 U_{ref} U_x + T1 U_x^2 - T1 U_x^2 + T0 U_x^2]/[T0 \cdot R0]$$

$$P_{AVG} = [T1 (U_{ref}^2 - 2 U_{ref} U_x) + T0 \cdot U_x^2]/[T0 \cdot R0]$$

Für U_x = a · U_{ref} und T1 = D · T0 gilt:

$$P_{AVG} = [D \cdot T0 (U_{ref}^2 - 2a U_{ref}^2) + T0 a^2 U_{ref}^2]/[T0 \cdot R0]$$

$$P_{AVG} = [U_{ref}^2/R0] \cdot [D (1 - 2a) + a^2]$$

[0059] Aus der letzten Formel ist ersichtlich, dass die Verlustleistung P_{AVG} dann vom Tastverhältnis D = T1/T0 unabhängig und konstant ist, wenn der Ausdruck (1-2a) den Wert Null annimmt. Bei a = 1/2 lautet die Formel für die mittlere

Verlustleistung daher

$$P_{AVC} = [U_{ref}^2/R0] \cdot [a^2] = \text{const}$$

- 5 [0060] Sofern $a = 1/2 = U_x/U_{ref} = R2/(R1 + R2)$ und somit $R1 = R2$ ist, bleibt die Verlustleistung P_{AVC} im Referenzwiderstand $R0$, unabhängig vom Eingangssignal u_{sig} und dem daraus resultierenden Tastverhältnis D , stets konstant.

[0061] Idealerweise werden die Grössen der Widerstände $R1$ und $R2$ daher gleich gewählt. Unter Berücksichtigung der tolerierbaren Änderungen des Referenzwiderstandes $R0$ können in der Schaltungsanordnung von Fig. 4 jedoch auch unterschiedliche Werte für die Widerstände $R1$ und $R2$ und somit auch unterschiedliche Bereiche zu verarbeitender Eingangssignale u_{sig} gewählt werden.

- 10 [0062] Fig. 5 zeigt einen stabilisierten integrierenden A/D-Wandler mit beliebig wählbarem Arbeitsbereich für die Verarbeitung bipolarer Eingangssignale. Bei diesem erfindungsgemässen A/D-Wandler sind zwei Referenzteilerwiderstände $R01$ und $R02$ vorgesehen, die einerseits mit dem invertierenden Eingang des Operationsverstärkers OA verbunden sind und von denen, mittels eines Schalters SL2, der erste Referenzteilerwiderstand $R01$ während des ersten Periodenanteils T1 mit der Referenzspannung U_{ref} und während des zweiten Periodenanteils T2 mit Erdpotential GND und von denen der zweite Referenzteilerwiderstand $R02$ während des ersten Periodenanteils T1 mit Erdpotential GND und während des zweiten Periodenanteils T2 mit der Referenzspannung U_{ref} verbunden ist. Dabei gilt es zu beachten, dass die beiden Widerstände nicht gleich gross sein dürfen. Das Verhältnis von $R01$ zu $R02$ ist mit bestimmend für den Bereich in dem das Tastverhältnis $D = T1/T0$ liegen kann, damit der Regeldurchgriff noch gewährleistet ist. Die Verlustleistungen P_{AVG1} und P_{AVG2} in den Referenzteilerwiderständen $R01$ und $R02$ lauten daher wie folgt:

$$P_{AVG1} = [U_{ref}^2/R01] \cdot [D (1 - 2a) + a^2]$$

$$P_{AVG2} = [U_{ref}^2/R02] \cdot [(1 - D) (1 - 2a) + a^2]$$

- 25 [0063] Die Summe dieser beiden Verlustleistungen

$$P_{AVG12} = P_{AVG1} + P_{AVG2}$$

- 30 bleibt, unabhängig von der Grösse der angelegten Eingangssignale u_{sig} , konstant, sofern $a = 1/2$ gewählt wird.

[0064] In diesem Fall ($R1 = R2$), bei dem wiederum

$$a = 1/2 = U_x/U_{ref} = R2/(R1 + R2)$$

- 35 ist, gilt folgendes:

$$P_{AVG12} = [U_{ref}^2/R01] \cdot 1/4 + (U_{ref}^2/R02) \cdot 1/4$$

$$P_{AVG12} = U_{ref}^2/4 (1/R01 + 1/R02)$$

- 40 [0065] Die Verlustleistungssumme P_{AVG12} ist bei $a = 1/2$ daher unabhängig von der Grösse der angelegten Eingangssignale u_{sig} und der Werte der beiden Referenzteilerwiderstände $R01$, $R02$, stets konstant.

- [0066] Sofern die Verlustleistungssumme P_{AVG12} konstant gehalten wird und die Referenzteilerwiderstände $R01$ und $R02$ thermisch gekoppelt sind, weisen diese daher unabhängig von den Eingangssignalen u_{sig} stets zumindest annähernd dieselbe Temperatur auf, wodurch Fehler bei der Signalverarbeitung vermieden werden. Eine gute thermische Kopplung kann beispielsweise erzielt werden, indem Referenzteilerwiderstände $R01$ und $R02$ verwendet werden, welche monolithisch gefertigt und/oder in einem gemeinsamen Gehäuse integriert sind.

- [0067] Sofern $a \neq 1/2$ gewählt wird, erfolgt eine weitgehende Stabilisierung der Verlustleistungssumme P_{AVG12} indem die Werte der beiden Referenzteilerwiderstände $R01$, $R02$ einander angenähert werden. Dabei gilt es abzuwägen zwischen den sich gegenseitig ausschliessenden Zielen einer möglichst konstanten Verlustleistungssumme durch möglichst gleiche Werte der Referenzteilerwiderstände einerseits und dem möglichst grossen Bereich für das Tastverhältnis D , mit dem eine Konvergenz der Ladungsbilanz noch gewährleistet ist, durch möglichst unterschiedliche Werte der Referenzteilerwiderstände.

- [0068] Die Referenz- bzw. Referenzteilerwiderstände $R0$ bzw. $R01$, $R02$ der in Fig. 4 und Fig. 5 gezeigten A/D-Wandler weisen daher, unter Berücksichtigung der beschriebenen Rahmenbedingungen, unabhängig von den Eingangssignalen u_{sig} stets zumindest annähernd die gleiche Verlustleistung und somit auch das gleiche Betriebsverhalten auf. Eine aufwendige externe Temperaturstabilisierung wird daher nicht benötigt. Fehler bei der A/D Wandlung der Eingangssignale u_{sig} werden erfindungsgemäss daher mit kostengünstigen Massnahmen wirkungsvoll vermieden.

- [0069] Fig. 6 zeigt den stabilisierten integrierenden A/D-Wandler von Fig. 4 in einer vorzugsweisen Ausgestaltung, in der möglicherweise zwischen U_{ref} und GND über den Schalter fließende Kurzschlussströme während des Betriebs vermieden werden. Derartige Kurzschlussströme könnten auftreten, wenn eine Schalterkombination SW1/SW2 nach Fig. 1 oder ein Umschalter SL1 oder SL2 nach Fig. 4 oder Fig. 5 nicht klaglos nach dem Prinzip "brake before make" funktioniert. Wie in Fig. 6 gezeigt, sind zwischen den Schaltkontakten des Schalters SL3, die an Erdpotential GND bzw. an die Betriebsspannung U_{ref} angeschlossen sind, zwei geschaltete Verbindungselemente vorgesehen, von denen das erste mit einem ersten Referenzwiderstand $R03$ und das zweite mit einem zweiten Referenzwiderstand $R04$ verbunden ist. Durch diese Schaltungsanordnung wird gewährleistet, dass keine Kurzschlussströme von der Betriebsspannung U_{ref} auf Erdpotential GND fließen können.

[0070] Die Referenzwiderstände $R03$, $R04$ sind einerseits mit dem invertierenden Eingang des Operationsverstärkers

OA verbunden. Andererseits ist der erste Referenzwiderstand R03 mittels des Schalters SL3 während des ersten Periodenanteils T1 mit der Referenzspannung U_{ref} und der zweite Referenzwiderstand R04 während des zweiten Periodenanteils T2 mit Erdpotential GND verbindbar.

[0071] Sofern $a = 1/2 = U_x/U_{ref} = R2/(R1 + R2)$ und somit $R1 = R2$ ist und zudem die Werte der Referenzwiderstände R03, R04 gleich sind ($R03 = R04 = RX$), bleibt die Summe P_{AVG34} der Verlustleistungen in den Referenzwiderständen R03, R04, unabhängig vom Eingangssignal u_{sig} und dem daraus resultierenden Tastverhältnis D, stets konstant.

[0072] Die Verlustleistungen P_{AVG3} und P_{AVG4} in den Referenzwiderständen R03 und R04 lauten unter Berücksichtigung dieser beiden Bedingungen ($R1 = R2$ und $R03 = R04 = RX$) wie folgt:

$$P_{AVG3} = [U_{ref}^2 \cdot a^2/RX] \cdot D \quad 10$$

$$P_{AVG4} = [U_{ref}^2 \cdot (1 - a)^2/RX] \cdot (1 - D)$$

[0073] Die Verlustleistungssumme bei $a = 1/2$

$$P_{AVG34} = P_{AVG3} + P_{AVG4} = [U_{ref}^2/4 RX] \cdot D + [U_{ref}^2/4 RX] \cdot (1 - D) \quad 15$$

$$P_{AVG34} = [U_{ref}^2/4 RX] [D + (1 - D)] = [U_{ref}^2/4 RX]$$

ist daher unabhängig vom Tastverhältnis D und somit auch vom Eingangssignal u_{sig} . Sofern die Verlustleistungssumme P_{AVG34} konstant gehalten wird und die Referenzwiderstände R03 und R04 thermisch gekoppelt sind, weisen diese daher unabhängig von den Eingangssignalen u_{sig} stets zumindest annähernd dieselbe Temperatur auf, weshalb auf eine externe Temperaturstabilisierung verzichtet werden kann.

[0074] Fig. 7 zeigt den integrierenden A/D-Wandler von Fig. 4 in einer vorzugsweisen Ausgestaltung. In der Schaltungsanordnung von Fig. 4 wird eine gegebenenfalls bipolare Signalspannung u_{sig} über einen Eingangswiderstand R_{in} an den invertierenden Eingang des Operationsverstärkers OA angelegt. In der Schaltungsanordnung von Fig. 7 ist der invertierende Eingang des Operationsverstärkers OA hingegen direkt mit einer Stromquelle CS verbunden, deren Strom i_{sig} unabhängig von der Flussrichtung, gemessen und digital dargestellt werden kann. Die Stromquelle CS ist in gleicher Weise an die in Fig. 5 und 6 gezeigten integrierenden A/D-Wandler anschliessbar.

Literaturverzeichnis

[1] Europäische Patentanmeldung EP 0 990 880 A2

[2] Richard C. Dorf, Electrical Engineering Handbook, zweite Ausgabe, CRC Press, Boca Raton 1997

[3] USA Patent 4,164,733

Patentansprüche

1. Integrierender A/D-Wandler mit einem Operationsverstärker (OA), dessen Ausgang und dessen invertierender Eingang über einen Kondensator (C) miteinander verbunden sind, welchem über einen Signaleingang (INP) und einen an eine Referenzspannung U_{ref} angeschlossenen Referenzwiderstand (R0) während eines ersten Periodenanteils (T1) und eines zweiten Periodenanteils (T2) einer Arbeitsperiode (T0) Ladungen zuführbar und wieder entnehmbar sind, die durch Änderung der Periodenanteile (T1, T2) balancierbar sind, so dass im zeitlichen Mittel die innerhalb des einen der Periodenanteile verstreichende Anzahl Takte eines Taktsignals (T_{CK}) ein digital darstellbares Mass für die Grösse des an den Signaleingang (INP) angelegten Eingangssignals (u_{sig} , i_{sig}) ist, **dadurch gekennzeichnet**, dass der nicht-invertierende Eingang des Operationsverstärkers (OA) über einen ersten Widerstand (R1) mit der Referenzspannung U_{ref} und über einen zweiten Widerstand (R2) mit Erdpotential (GND) verbunden ist und der Referenzwiderstand (R0) mittels eines Schalters (SL1) während des einen Periodenanteils mit der Referenzspannung U_{ref} und während des anderen Periodenanteils mit Erdpotential (GND) verbindbar ist.
2. Integrierender A/D-Wandler nach Anspruch 1, dadurch gekennzeichnet, dass der erste und der zweite Widerstand (R1, R2) zumindest annähernd den gleichen Widerstandswert aufweisen.
3. Integrierender A/D-Wandler nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass der Referenzwiderstand (R0) in zwei Referenzteilerwiderstände (R01, R02) aufgeteilt ist, die einerseits mit dem invertierenden Eingang des Operationsverstärkers (OA) verbunden sind und von denen mittels eines Schalters (SL2) der erste Referenzteilerwiderstand (R01) während des ersten Periodenanteils (T1) mit der Referenzspannung (U_{ref}) und während des zweiten Periodenanteils (T2) mit Erdpotential (GND) und von denen der zweite Referenzteilerwiderstand (R02) während des ersten Periodenanteils (T1) mit Erdpotential (GND) und während des zweiten Periodenanteils (T2) mit der Referenzspannung (U_{ref}) verbindbar ist.
4. Integrierender A/D-Wandler nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass zwei Referenzwiderstände (R03, R04) vorgesehen sind, die einerseits mit dem invertierenden Eingang des Operationsverstärkers (OA) verbunden sind und von denen andererseits mittels eines Schalters (SL3) der erste Referenzwiderstand (R03) während des ersten Periodenanteils (T1) mit der Referenzspannung (U_{ref}) und der zweite Referenzwiderstand (R04) während des zweiten Periodenanteils (T2) mit Erdpotential (GND) verbindbar ist.
5. Integrierender A/D-Wandler nach Anspruch 4, dadurch gekennzeichnet, dass der erste und der zweite Referenzwiderstand (R03, R04) zumindest annähernd den gleichen Widerstandswert aufweisen.
6. Integrierender A/D-Wandler nach einem der Ansprüche 3 bis 5, dadurch gekennzeichnet, dass die Referenzteilerwiderstände (R01, R02) oder die Referenzwiderstände (R03, R04) thermisch gekoppelt, monolithisch gefertigt und/oder in einem gemeinsamen Gehäuse angeordnet sind.

7. Integrierender A/D-Wandler nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass der Ausgang des Operationsverstärkers (OA) mit dem nicht-invertierenden Eingang eines Komparators (CMP) verbunden ist, dessen invertierendem Eingang eine bestimmte Periodendauer (T_0) aufweisende Ausgangsspannung (u_R) eines Rampengenerators (RG) zuführbar ist und dessen Ausgang mit dem Signaleingang einer Kippstufe (FF) verbunden ist, dessen Ausgangssignale (Q, \bar{Q}) zur Steuerung des Schalters (SL1; SL2; SL3) dienen.

8. Integrierender A/D-Wandler nach Anspruch 7, dadurch gekennzeichnet, dass einem Zähler (CTR) ein erster Periodenanteil (T_1) anzeigendes Ausgangssignal (Q) der Kippstufe (FF), Taktsignale (T_{CK}) sowie durch Teilung von den Taktsignalen (T_{CK}) abgeleitete Taktsignale der bestimmten Periodendauer (T_0) derart zuführbar sind, dass der Zähler (CTR) während jeder Periodendauer (T_0) die Anzahl der innerhalb des ersten Periodenanteils (T_1) auftretenden Taktsignale zählen kann, die der Grösse des Eingangssignals (u_{sig}) entspricht.

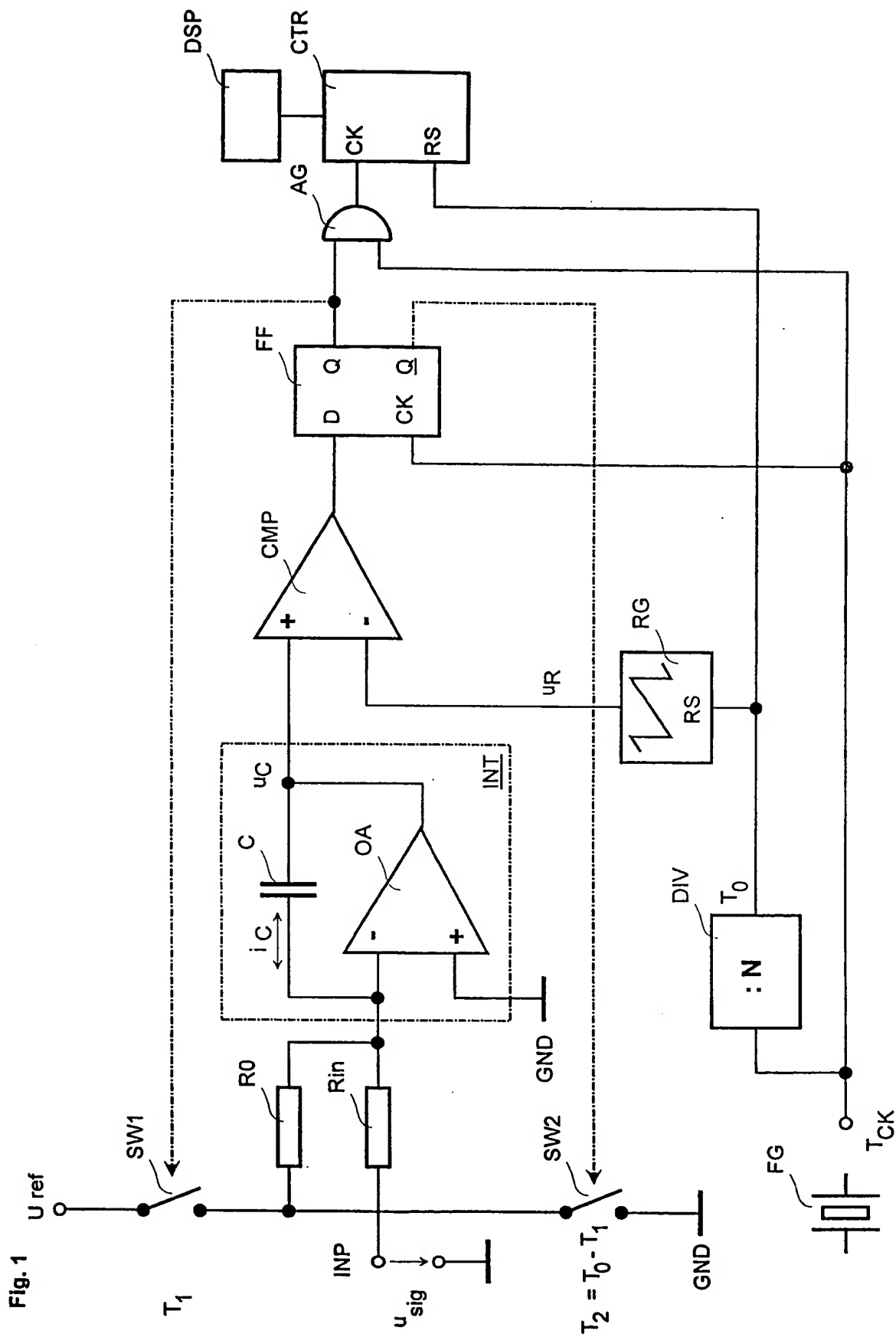
9. Integrierender A/D-Wandler nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, dass der Signaleingang (INP), an den eine gegebenenfalls bipolare Signalspannung (u_{sig}) angelegt ist, über einen Eingangswiderstand (R_{in}) mit dem invertierenden Eingang des Operationsverstärkers (OA) verbunden ist.

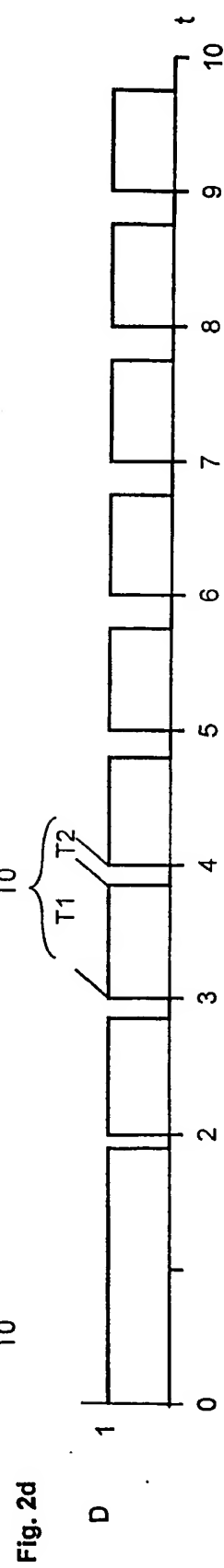
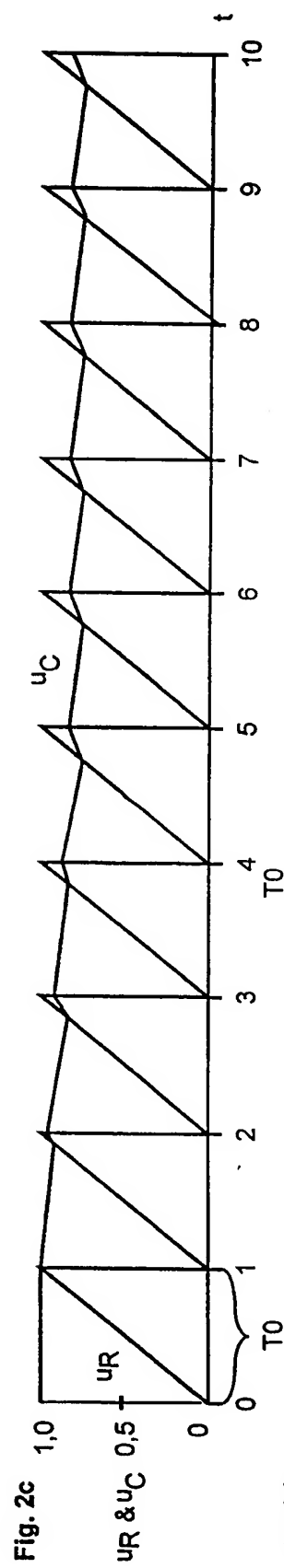
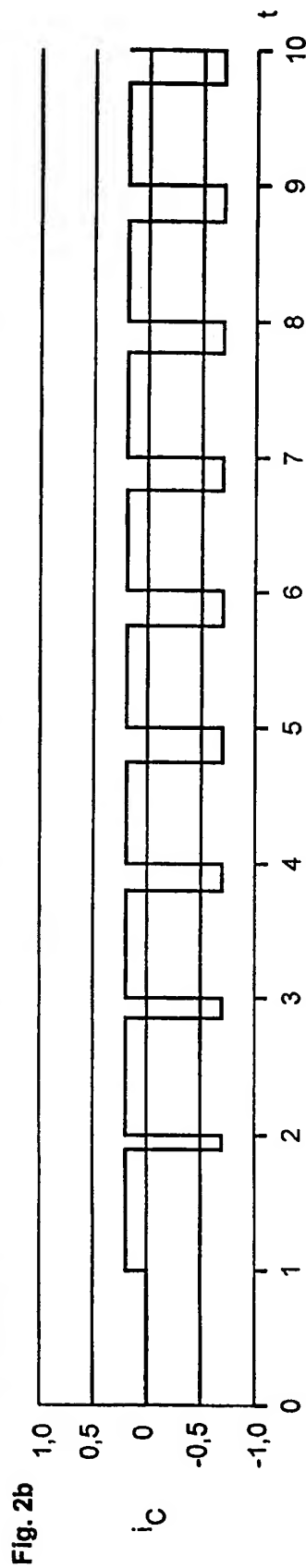
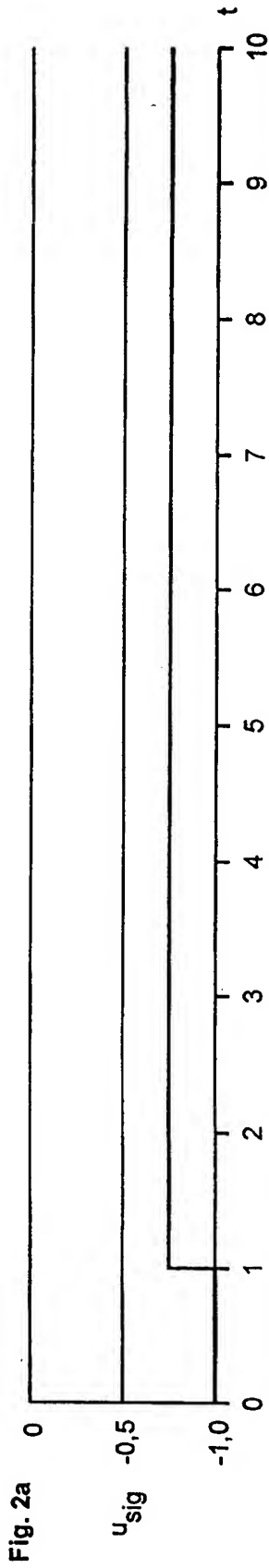
10. Integrierender A/D-Wandler nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, dass der Signaleingang (INP), dem ein gegebenenfalls bipolarer Signalstrom (i_{sig}) aufgeprägt wird, direkt mit dem invertierenden Eingang des Operationsverstärkers (OA) verbunden ist.

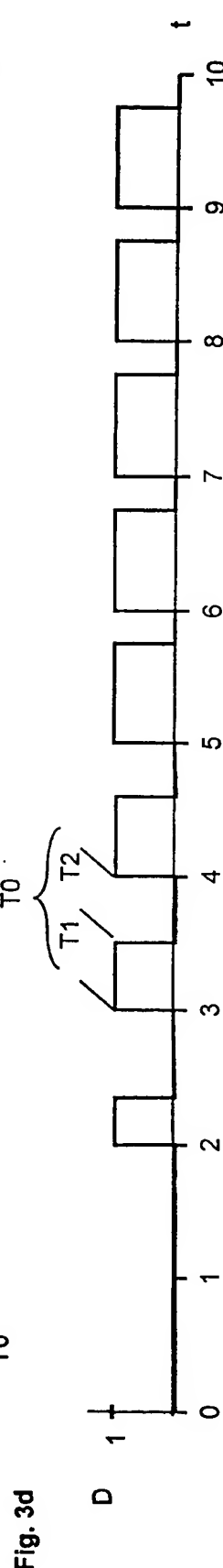
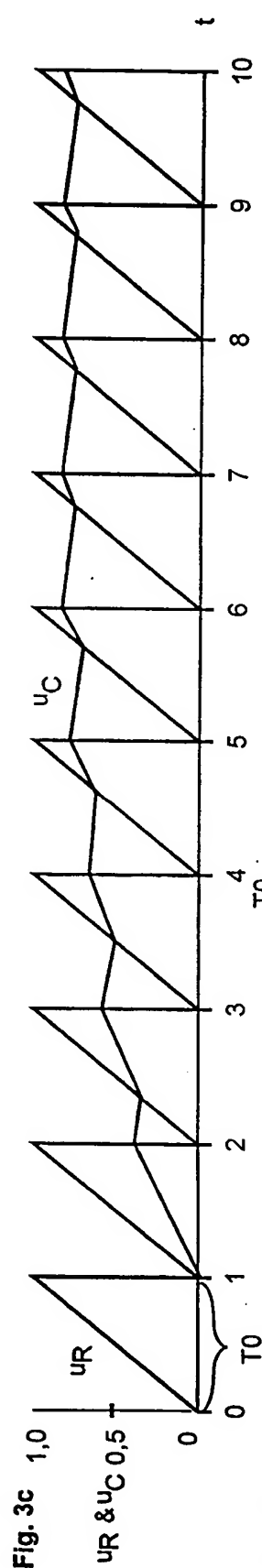
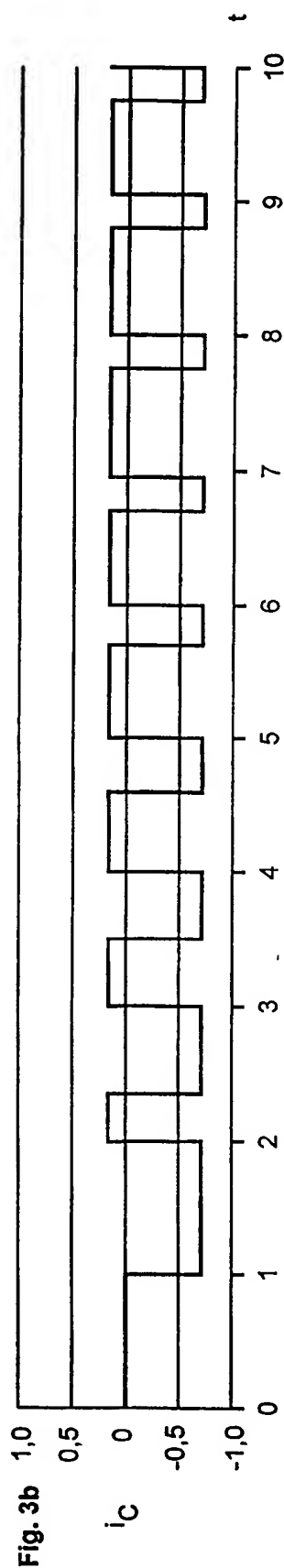
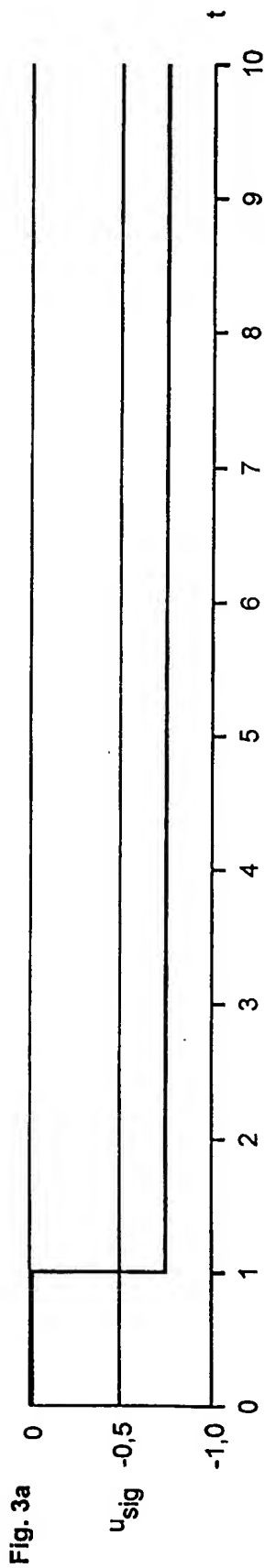
11. Integrierender A/D-Wandler nach Anspruch 10, dadurch gekennzeichnet, dass eine Stromquelle (CS) mit dem Signaleingang (INP) verbunden ist, die Teil einer Kraftmessvorrichtung, gegebenenfalls einer Waage, ist.

Hierzu 7 Seite(n) Zeichnungen

- Leerseite -







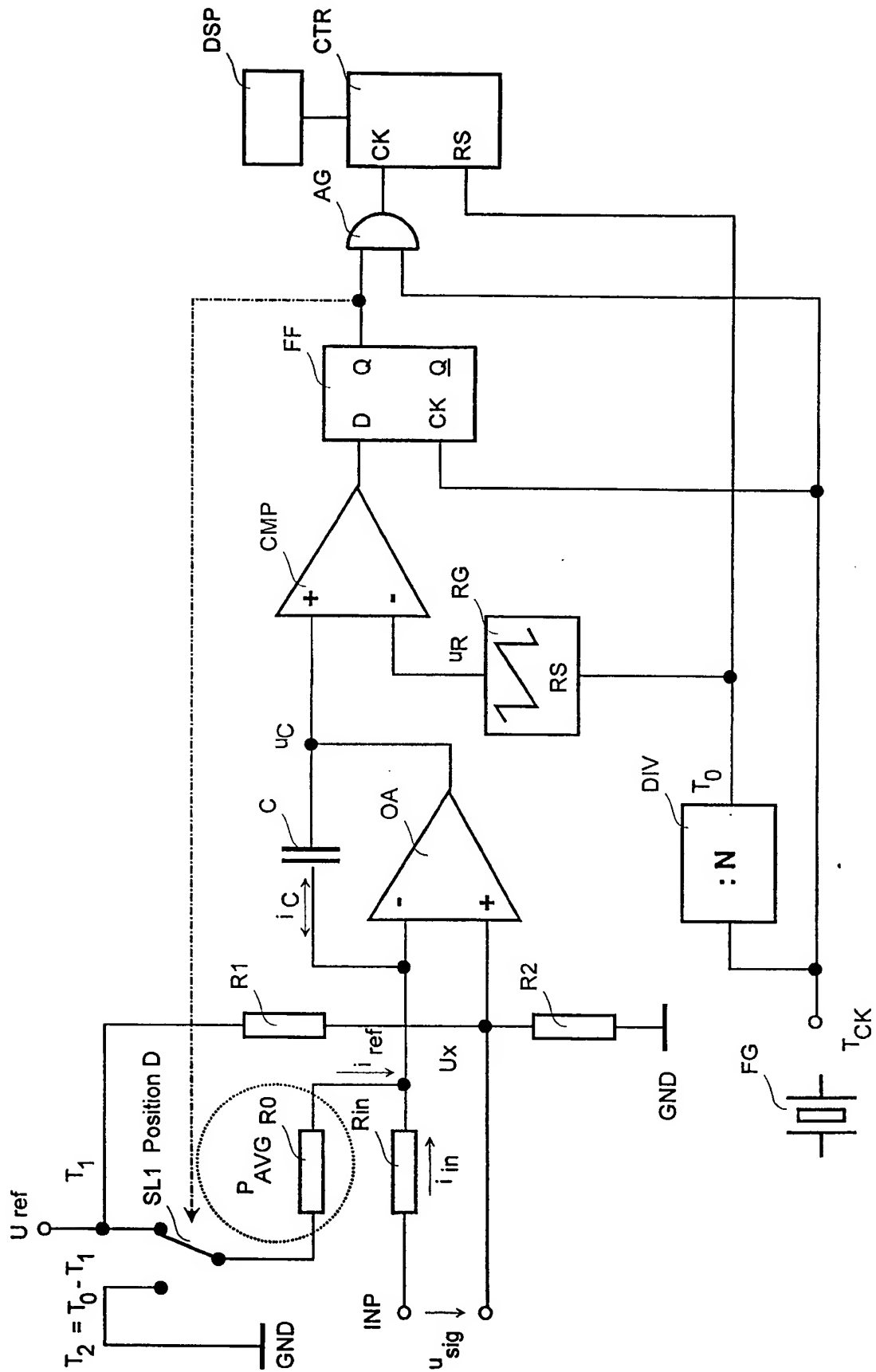
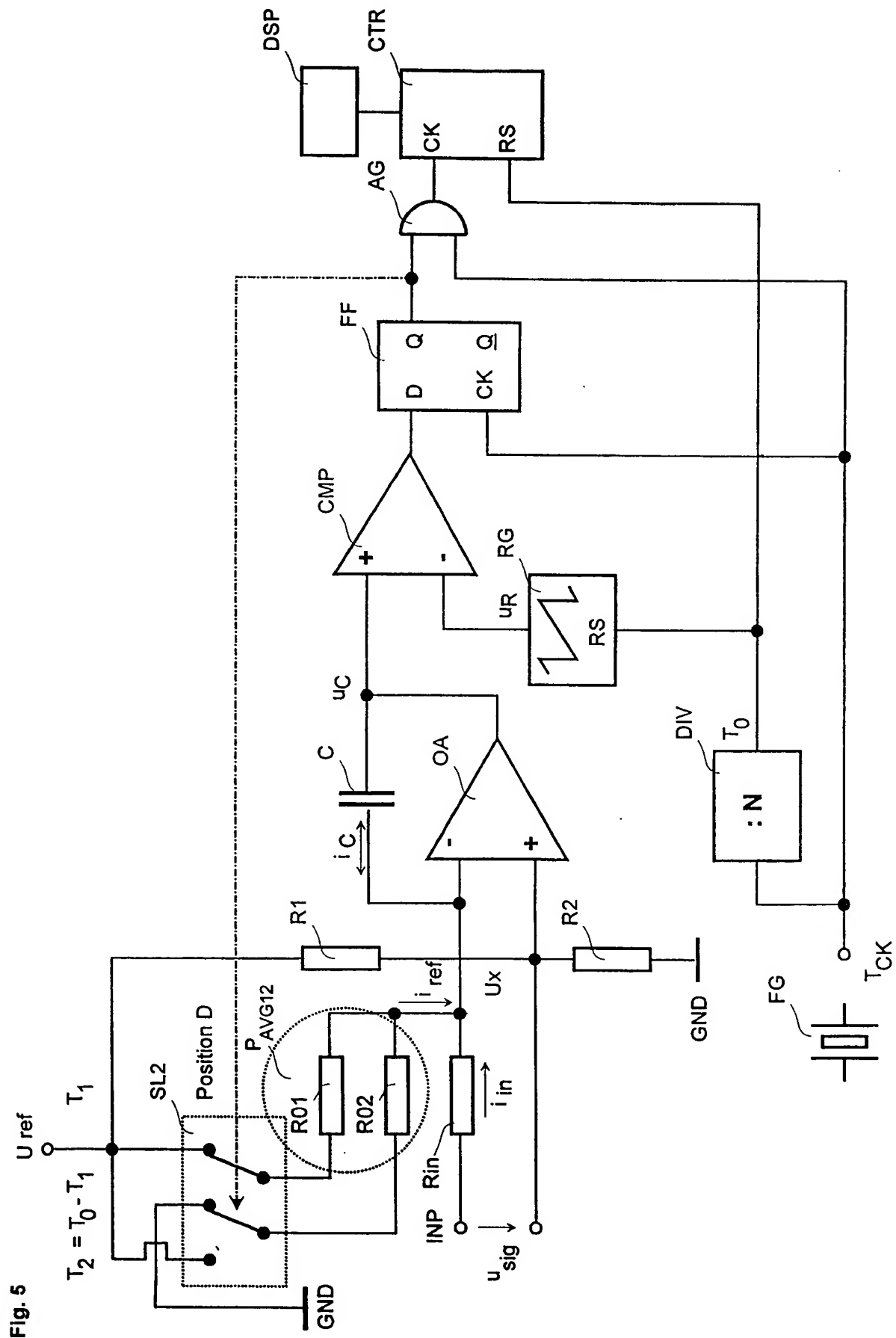


Fig. 4



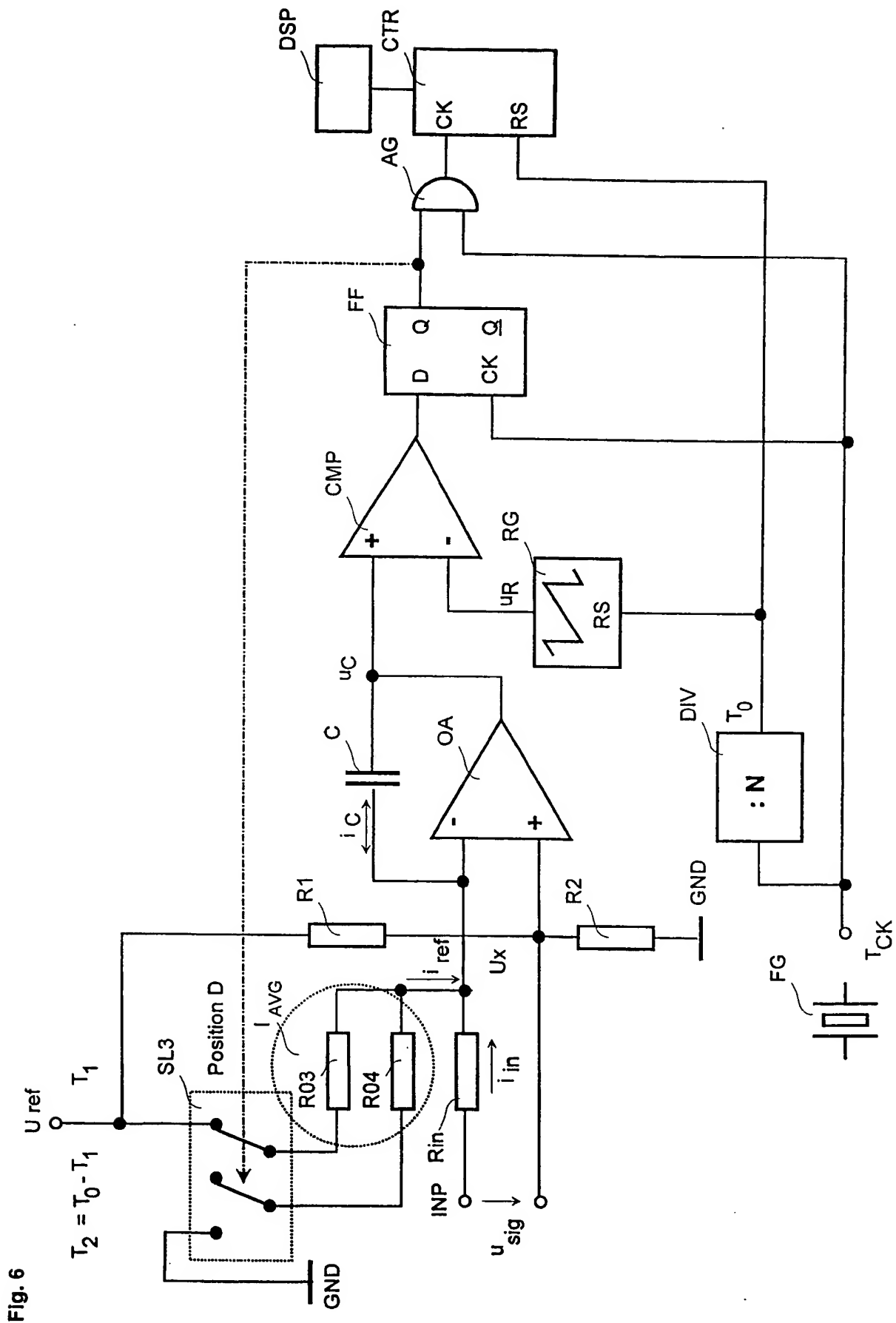
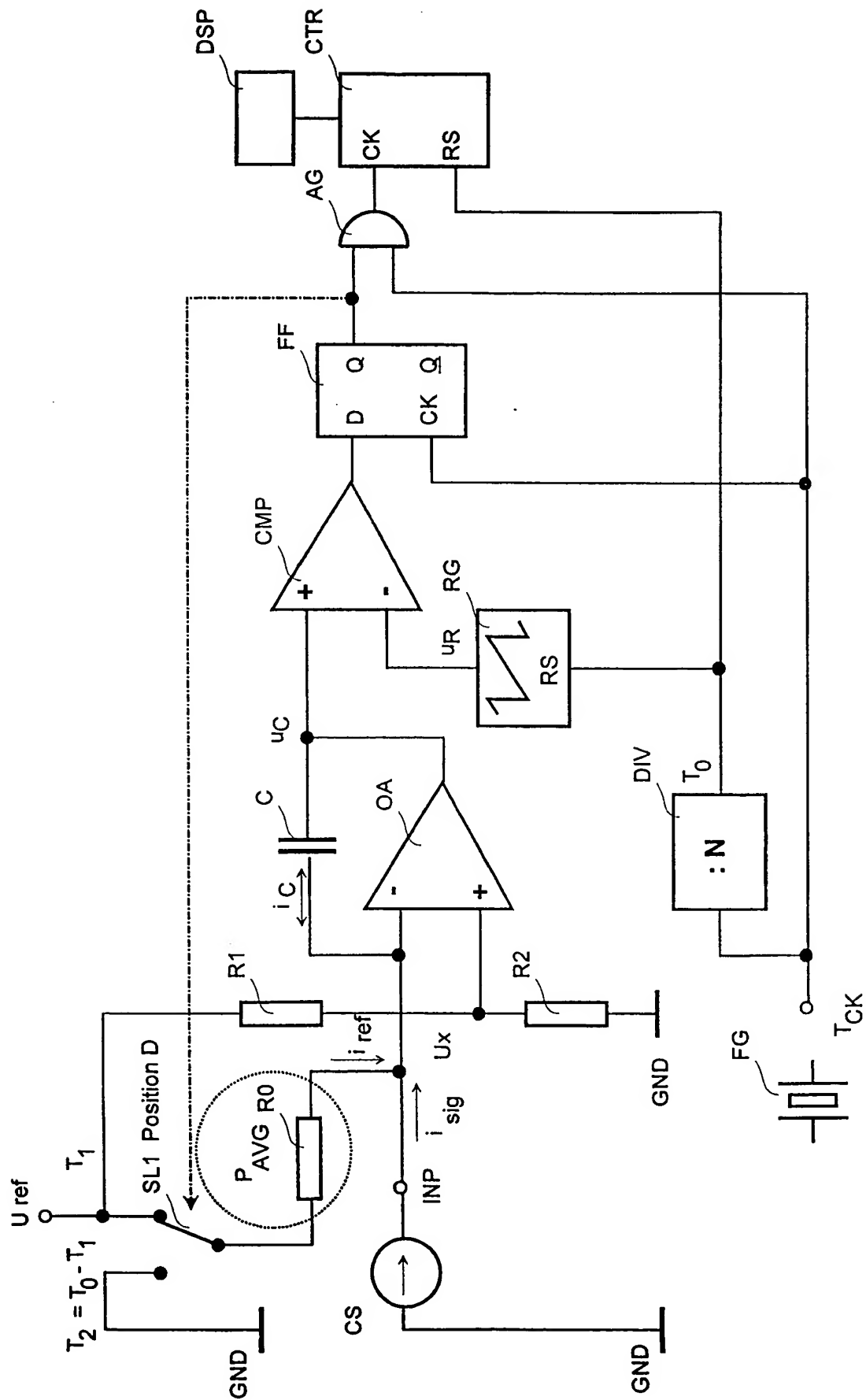


Fig. 7



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.